

Curso de Modulação Digital de Sinais (parte 2)

Márcio Antônio Mathias
Augusto Carlos Pavão

IMT – Instituto Mauá de Tecnologia

1. Introdução

Dando prosseguimento à série “Modulações digitais”, discutiremos neste artigo a modulação ASK (*Amplitude Shift Keying*), além de apresentarmos a implementação de circuitos moduladores utilizando componentes comuns à bancada de qualquer laboratório eletrônico, e também de fácil acesso aos hobistas interessados na sua montagem.

2. ASK – *Amplitude Shift Keying*

Na figura 1 mostra-se a modulação ASK na sua forma “on-off” (também conhecida como OOK – “On-Off Keying”). A associação dos símbolos digitais “0” e “1” com a amplitude da portadora transmitida (ligada ou desligada) fica evidente.

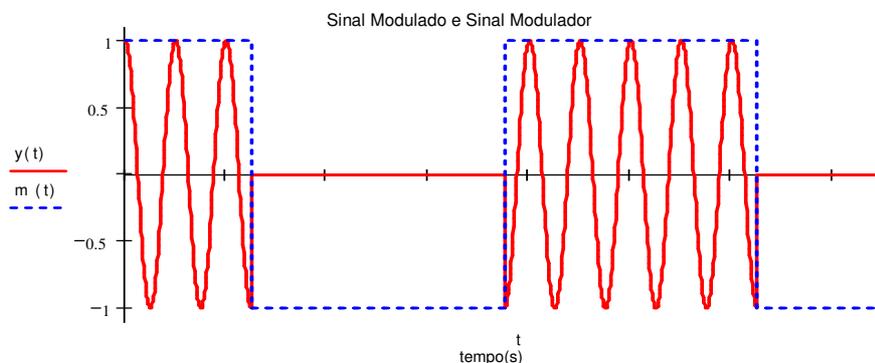


Figura 1 – Modulação ASK (OOK)

Pode-se aumentar a capacidade de transmissão do sistema adotando-se um número maior de valores de amplitude para a portadora. Por exemplo, agrupando-se dois bits, existirão 4 possibilidades (00, 01, 10, 11), conforme ilustra-se na Tabela I, onde V representa o valor máximo da portadora. Assim, para cada amplitude transmitida correspondem agora dois bits, dobrando-se a taxa de transmissão do sistema em relação ao OOK (figura 2).

Sistemas desse tipo, que utilizam múltiplas amplitudes, são chamados M-ASK

Tabela I – M-ASK com 4 amplitudes (quaternário)

Código binário	Amplitude da portadora
00	- V
01	- V/2
10	+ V/2
11	+ V

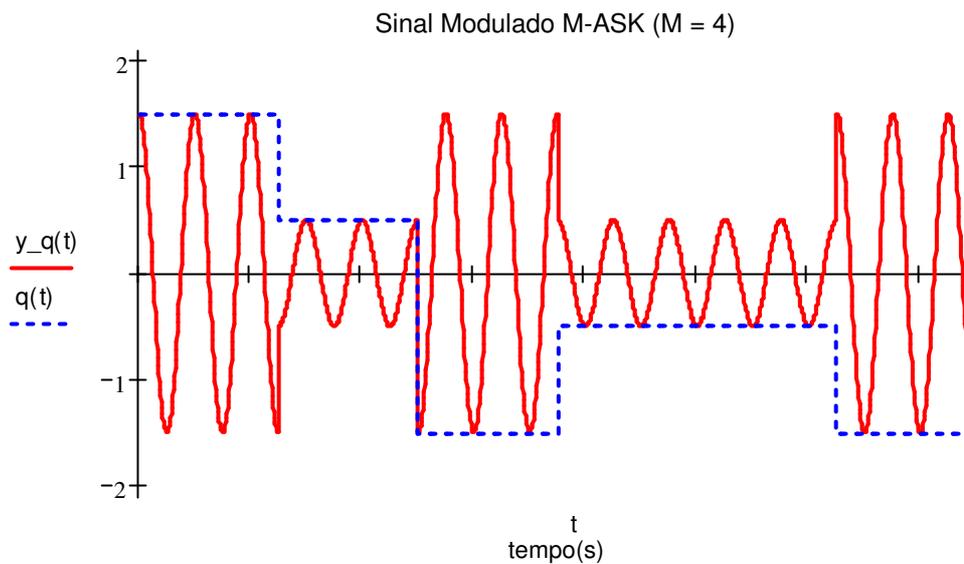


Figura 2 – Modulação M-ASK

3. Demodulação de um sinal ASK

O processo de recepção de um sinal modulado é chamado demodulação, em que, da portadora modulada, são extraídos os sinais de informação. No caso do ASK (OOK), a envoltória da portadora modulada contém a informação útil. Um processo de filtragem e retificação é capaz de extrair a informação. Na Figura 3, a envoltória do sinal modulado representará a informação recuperada.

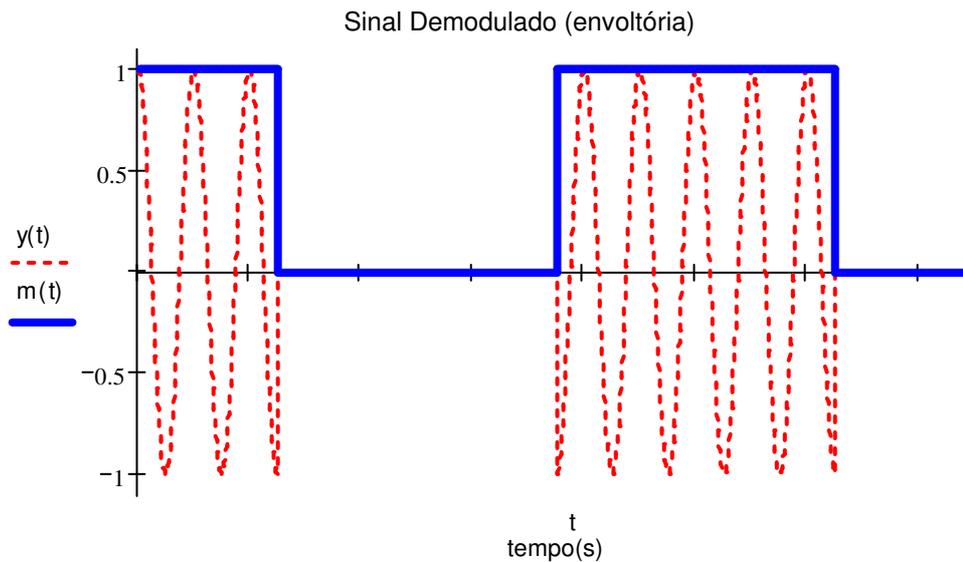


Figura 3 – Demodulação ASK (OOK)

A demodulação de um sinal M-ASK implicará num circuito um pouco mais sofisticado, com a inclusão de comparadores de tensão. Notar que o aumento no número de níveis de amplitude e conseqüente aumento de taxa de transmissão, implica em uma maior dificuldade no receptor para interpretar qual nível de amplitude foi realmente enviado, principalmente em presença de ruídos.

3. Construção de um modulador ASK

Diversas técnicas podem ser empregadas na construção desses moduladores. O uso de componentes programáveis conduz a circuitos compactos e confiáveis. Entretanto as ferramentas para a construção desses circuitos (kits de desenvolvimento) nem sempre estão disponíveis para uso e, alternativas mais simples, utilizando-se componentes comerciais comuns podem ser mais viáveis. O circuito proposto neste artigo foi simulado com o programa "SIMETRIX", uma versão do popular SPICE que está disponível na versão DEMO, no endereço www.catena.uk.com.

3.1 Diagrama em blocos

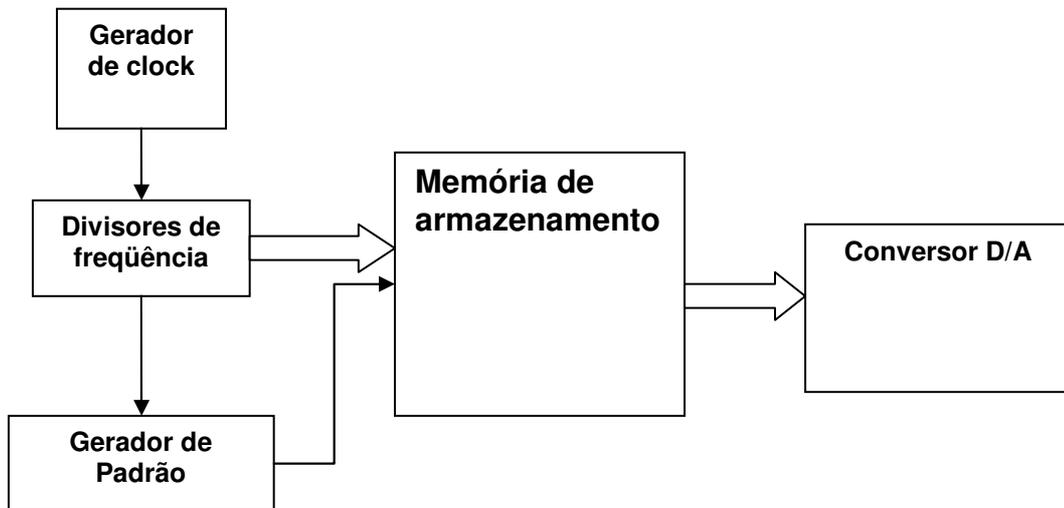


Figura 4 – Diagrama em bloco do modulador

Gerador de Clock:

Construído com um oscilador a cristal, fornece a base de tempo para todo o circuito modulador.

Divisores de freqüência:

Este bloco é formado por circuitos divisores (contadores binários). Esses divisores produzem sinais que são utilizados para gerar o *clock* de transmissão do gerador de padrão e o endereçamento da tabela de armazenamento.

Gerador de padrão:

Este gerador produz uma seqüência pseudo-aleatória, constituída de 0s e 1s que simulam uma fonte de dados pseudo-aleatórios (sinal modulador). Constitui-se de registradores de deslocamento, convenientemente realimentados.

Tabela de Armazenamento:

A portadora será sintetizada por meio de valores discretos, representando um ciclo de uma senóide com uma determinada amplitude. Os valores das amostras são definidos segundo o tipo de conversor digital-analógico (D/A) a ser utilizado.

Conversor D/A:

Converte valores binários da Tabela de Armazenamento em valores correspondentes de tensão.

3.2 Simulação Computacional

O diagrama esquemático abaixo implementa um circuito modulador ASK (OOK). Um ciclo da portadora é sintetizado com base em 16 amostras discretas, apresentadas na Tabela I. O conversor digital-analógico (U8) possui 8 bits, portanto teremos apenas 256 valores discretos possíveis.

Nas primeiras 16 posições de uma memória EPROM (U1) são gravados os valores correspondentes a um ciclo de senoide. Os próximos dezesseis valores correspondem a um valor nulo de tensão. O endereçamento da EPROM é feito pelas saídas do divisor binário (U2) e do sinal de dados. Cada vez que o dado corresponde ao valor “zero”, são endereçadas as primeiras 16 posições da EPROM (estado “ON”). Quando o dado é “um”, as 16 posições seguintes são endereçadas, correspondendo ao estado “OFF”.

A frequência do gerador que fornece o relógio dos contadores binários deverá ser 16 vezes maior que a frequência desejada para a portadora. Os dados são simulados por um gerador de padrão pseudo-aleatório, constituído pelo registrador de deslocamento (U4), porta EX-OR (U3) e inversor (U7). O conversor D/A traduzirá os valores da tabela para valores de tensão. Como os valores da tabela são todos positivos, numa escala de 0 até 255, o zero da portadora corresponderá ao meio da escala, com valor decimal igual a 128.

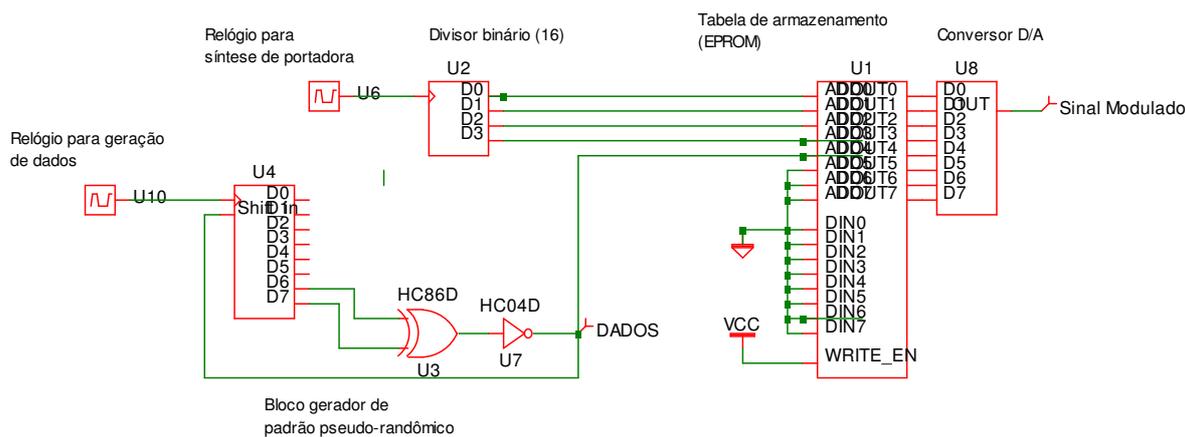


Figura 5 - Diagrama esquemático do modulador ASK.

Tabela I – Dados de Armazenamento da EPROM

Endereço	Valor (decimal)		Endereço	Valor (decimal)
EPROM[0]	128		EPROM[16]	128
EPROM[1]	177		EPROM[17]	128
EPROM[2]	219		EPROM[18]	128
EPROM[3]	246		EPROM[19]	128
EPROM[4]	255		EPROM[20]	128
EPROM[5]	246		EPROM[21]	128
EPROM[6]	219		EPROM[22]	128
EPROM[7]	177		EPROM[23]	128
EPROM[8]	128		EPROM[24]	128
EPROM[9]	79		EPROM[25]	128
EPROM[10]	38		EPROM[26]	128
EPROM[11]	10		EPROM[27]	128
EPROM[12]	0		EPROM[28]	128
EPROM[13]	10		EPROM[29]	128
EPROM[14]	37		EPROM[30]	128
EPROM[15]	79		EPROM[31]	128

Uma seqüência binária (DADOS) do gerador de padrões modula a portadora (Sinal Modulado), como se vê na figura na Figura 6.

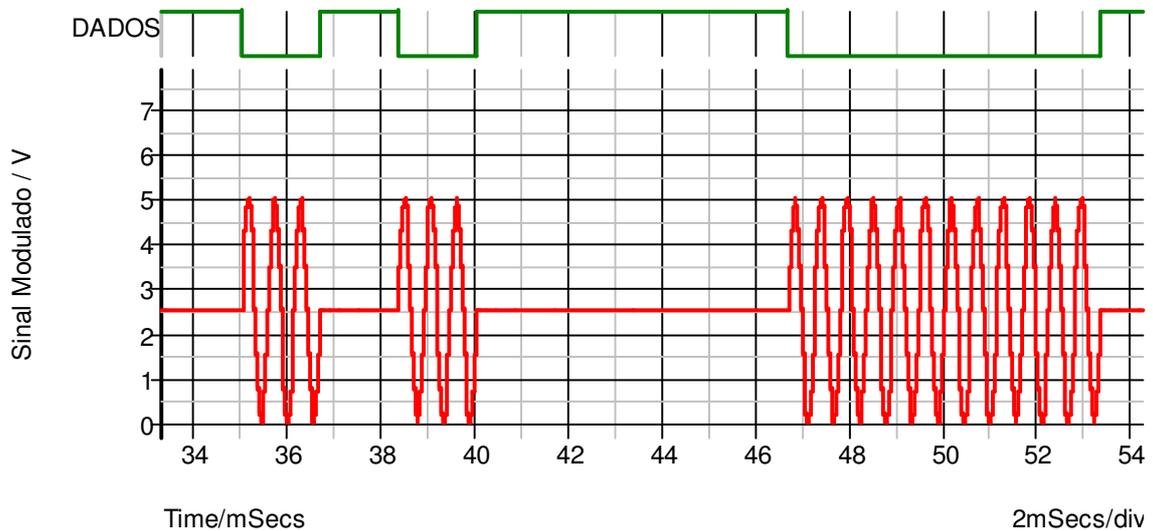


Figura 5 - Diagrama esquemático do modulador ASK.

3.3 Lista de Material

Para a implementação do circuito modulador sugerimos o uso dos componentes:

74HC161 (ou 74LS161) – contador binário;

74HC86 (ou 74LS86) – porta EX-OR;

74HC04 (ou 74LS04) – porta inversora;

74HC164 (ou 74LS164) – registrador de deslocamento;

2764 (ou 27128 ou 27256) – memória EPROM;

MC 1408-8 – conversor D/A de 8 bits.

Outros componentes podem ser utilizados alternativamente. Lembrar que os dados gravados na EPROM deverão estar no formato hexadecimal. Um oscilador ou um gerador de onda quadrada é utilizado para fornecer o relógio de síntese de portadora. Dividindo-se adequadamente esse sinal de relógio, obteremos o relógio para o gerador de padrões (dados).